

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-63734

(43)公開日 平成5年(1993)3月12日

(51)Int.Cl.<sup>5</sup>  
H 0 4 L 12/56  
H 0 4 Q 3/52

識別記号 庁内整理番号  
A 9076-5K  
1 0 1 A 9076-5K  
8529-5K

F I

H 0 4 L 11/ 20

1 0 2 D

技術表示箇所

審査請求 未請求 請求項の数 2(全 7 頁)

(21)出願番号 特願平3-217566

(22)出願日 平成3年(1991)8月28日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 吉田厚

東京都港区芝五丁目7番1号 日本電気株式会社内

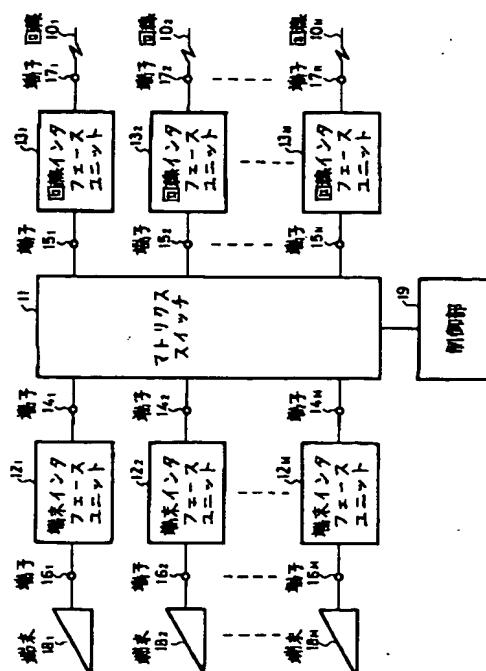
(74)代理人 弁理士 井出 直孝

(54)【発明の名称】 データ通信装置

(57)【要約】

【目的】 利用者の使用形態に合致した構成を経済的に構築することができ、かつマトリクススイッチを制御して通信開始ごとに適切な回線を選択したり、回線バックアップを行うことができる。

【構成】 マトリクススイッチ11は制御部19の制御により回線インタフェースユニット13と端末インタフェースユニット12とを選択して互いに接続する。回線インタフェースユニット13および端末インタフェースユニット12は端子14、15により挿抜することができる。



1

**【特許請求の範囲】**

**【請求項1】** 正整数N個の回線のインターフェースをそれぞれ終端するN個の回線インターフェースユニットと、正整数M個の端末のインターフェースをそれぞれ終端するM個の端末インターフェースユニットとを備えたデータ通信装置において、

上記N個の回線インターフェースユニットと上記M個の端末インターフェースユニットとを選択して互いに接続するマトリクススイッチ手段と、上記N個の回線インターフェースとこのマトリクススイッチ手段との間にそれぞれ挿入され上記N個の回線インターフェースユニットをそれぞれ挿抜する第一の挿抜手段と、上記M個の端末インターフェースユニットと上記マトリクススイッチ手段との間にそれぞれ挿入され上記M個の端末インターフェースユニットをそれぞれ挿抜する第二の挿抜手段とを備えたことを特徴とするデータ通信装置。

**【請求項2】** 正整数L個のローカルエリアネットワークにそれぞれ接続されたL個のローカルエリアネットワークインターフェースユニットと、上記L個のローカルエリアネットワークのパケットをルーティングするルーティング部と、このルーティング部の出力パケットを回線による広域通信に適したプロトコルに変換して上記マトリクススイッチに与えるプロトコル変換部とを備え、上記マトリクススイッチは上記プロトコル変換部を上記N個の回線インターフェースユニットに選択して接続する手段を含む請求項1記載のデータ通信装置。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は、複数の回線を収容する装置のデータ通信装置に利用する。特に、ホストコンピュータサイトなどのように複数の回線を収容する場合に使用される。

**【0002】**

**【従来の技術】** 従来、通信装置は、複数の回線を収容する場合には集合モデムおよび集合回線終端装置（集合DSU）などが使用されていた。これらはいずれも、端末インターフェースおよび回線インターフェースを終端するモデムカードやDSUカードを収容架に多数収容するものである。

**【0003】** また、LANルータには回線インターフェースを有しているものもあるが、端末インターフェースをも有しているものは無い。

**【0004】** 今日、回線サービスとしては従来のアナログ専用回線、アナログ交換回線に加えて、パケットサービス、デジタル専用線など様々な回線サービスが提供されている。また、端末インターフェースも従来主流であった、VシリーズやXシリーズに加えてIシリーズやLANインターフェースなどの様々なインターフェースが使用され始めている。

**【0005】**

2

**【発明が解決しようとする課題】** しかし、このような従来のデータ通信装置では、集合モデムまたは集合DSUを使用した場合に端末インターフェースと回線インターフェースとを同一のユニットに搭載しているために、これらの様々なインターフェースを経済的に収容することは困難な問題点があった。

**【0006】** また、LANに代表されるコネクションレスかつバースト性の強い通信が増加してくると、一つの通信に対していつも同じ回線を使用するよりも、通信相手やトラフィック量に応じて回線を使い分ける方が経済的であることが多い。

**【0007】** 本発明は上記の欠点を解決するもので、利用者の使用形態に合致した構成を経済的に構築することができ、かつマトリクススイッチの制御を利用して、通信開始ごとに適切な回線を選択したり、回線バックアップを行ったりすることができるデータ通信装置を提供することを目的とする。

**【0008】**

**【課題を解決するための手段】** 本発明は、正整数N個の回線のインターフェースをそれぞれ終端するN個の回線インターフェースユニットと、正整数M個の端末のインターフェースをそれぞれ終端するM個の端末インターフェースユニットとを備えたデータ通信装置において、上記N個の回線インターフェースユニットと上記M個の端末インターフェースユニットとを選択して互いに接続するマトリクススイッチ手段と、上記N個の回線インターフェースとこのマトリクススイッチ手段との間にそれぞれ挿入され上記N個の回線インターフェースユニットをそれぞれ挿抜する第一の挿抜手段と、上記M個の端末インターフェースと上記マトリクススイッチ手段との間にそれぞれ挿入され上記M個の端末インターフェースをそれぞれ挿抜する第二の挿抜手段とを備えたことを特徴とする。

**【0009】** また、本発明は、正整数L個のローカルエリアネットワークにそれぞれ接続されたL個のローカルエリアネットワークインターフェースユニットと、上記L個のローカルエリアネットワークのパケットをルーティングするルーティング部と、このルーティング部の出力パケットを回線による広域通信に適したプロトコルに変換して上記マトリクススイッチに与えるプロトコル変換部とを備え、上記マトリクススイッチは上記プロトコル変換部を上記N個の回線インターフェースユニットに選択して接続する手段を含むことができる。

**【0010】**

**【作用】** マトリクススイッチ手段はN個の回線インターフェースユニットとM個の端末インターフェースユニットとを選択して互いに接続する。N個の回線インターフェースとマトリクススイッチ手段との間にそれぞれ挿入された第一の挿抜手段は上記N個の回線インターフェースユニットをそれぞれ挿抜することができる。M個の端末インターフェースとマトリクススイッチ手段との間にそれぞれ挿

入された第二の挿抜手段はM個の端末インターフェースをそれぞれ挿抜することができる。

【0011】以上により利用者の使用形態に合致した構成を経済的に構築することができ、かつマトリクススイッチの制御を利用して、通信開始ごとに適切な回線を選択したり、回線バックアップを行ったりすることができる。

#### 【0012】

【実施例】本発明の実施例について図面を参照して説明する。図1は本発明一実施例データ通信装置のブロック構成図である。

【0013】図1において、データ通信装置は、正整数N個の回線のインターフェースをそれぞれ端子17<sub>1</sub>～17<sub>N</sub>を介して終端するN個の回線インターフェースユニット13<sub>1</sub>～13<sub>N</sub>と、正整数M個の端末18<sub>1</sub>～18<sub>M</sub>のインターフェースをそれぞれ端子16<sub>1</sub>～16<sub>M</sub>を介して終端するM個の端末インターフェースユニット12<sub>1</sub>～12<sub>M</sub>とを備える。

【0014】ここで本発明の特徴とするところは、N個の回線インターフェースユニット13とM個の端末インターフェースユニット12とを選択して互いに接続するマトリクススイッチ手段としてマトリクススイッチ11およびマトリクススイッチを制御する制御部19と、N個の回線インターフェース13とマトリクススイッチ11との間にそれぞれ挿入されN個の回線インターフェースユニット13をそれぞれ挿抜する第一の挿抜手段として端子15<sub>1</sub>～15<sub>N</sub>と、M個の端末インターフェースユニット12とマトリクススイッチ11との間にそれぞれ挿入されM個の端末インターフェースユニット12をそれぞれ挿抜する第二の挿抜手段として端子14<sub>1</sub>～14<sub>M</sub>とを備えたことにある。

【0015】このような構成のデータ通信装置の動作について説明する。

【0016】図1において、端子14は端末インターフェース12との接続部で挿抜可能となっている。また、同様に端子15は回線インターフェース13と挿抜可能となっている。マトリクススイッチ11は任意の端末インターフェースユニット12と任意の回線インターフェースユニット13とを接続する。

【0017】端末インターフェースユニット12は端子16を通じて利用者の端末装置18と接続され、回線インターフェース13は端子17を通じて回線と接続される。

【0018】図2は本発明のデータ通信装置の端末インターフェースユニットのブロック構成図である。この例ではC C I T T 勘告V. 24/28に基づき端末装置を接続するために、ラインレシーバ21とラインドライバ22とを使用して電圧変端を行っている。利用者の端末装置18には端子23、24を通じ、また、マトリクススイッチ11には端子25、26を通じて接続される。

【0019】図3は本発明のデータ通信装置の回線イン

タフェースユニットのブロック構成図である。この例ではデジタル専用回線に接続するための送信部31と受信部32とを有している。マトリクススイッチ11へは端子33、34を通じ、回線へは端子35、36を通じて接続される。

【0020】図4は本発明のデータ通信装置のマトリクススイッチのブロック構成図である。また、図5は本発明のデータ通信装置のマトリクススイッチの動作を示すタイミングチャートである。この例では時分割スイッチ方式を採用している。16チャネルの入力端子46から入力されたデータはシフトレジスタ42によりチャネルごとに異なった時間だけ遅延されフレームパルスとアンドゲート41により論理積がとられ、オアゲート43により時分割多重される。フレームパルスはパルス発生器44により生成される。オアゲート43の出力は16個のフリップフロップ45のD入力に接続される。フリップフロップ45のクロック入力はカウンタ48によってフレームパルスから任意のnクロック遅延されたパルスによりトリガされ、任意のチャネルのデータが出力端子47に現れる。上記のnクロック遅延されたパルスは制御入力端子49を通じて制御部19により設定される。

【0021】図6は本発明他の実施例データ通信装置のブロック構成図である。図6において、端末インターフェースユニット12、回線インターフェースユニット13、端末18、回線10および端子14～17は図1と同様である。61はルーティング部、62<sub>1</sub>～62<sub>L</sub>はL A Nインターフェースユニット、63<sub>1</sub>～63<sub>L</sub>、66<sub>1</sub>～66<sub>L</sub>、67は端子、64はバス、および65はプロトコル変換部である。ここで、L A Nは端子63<sub>1</sub>～63<sub>L</sub>を通じてL A Nインターフェースユニット62<sub>1</sub>～62<sub>L</sub>へ接続される。L A Nのパケットはバス64を通じてルーティング部61へ送られ、ルーティング部61で宛先が決定されて、他のL A Nインターフェースユニット62またはプロトコル変換部65へバス64を通じて送られる。プロトコル変換部65に送られたL A NパケットはたとえばS L PまたはP P Pと云うプログラムに変換されたのちに、マトリクススイッチ11に接続される。

【0022】したがって、L A Nから別のL A Nへパケットが送られる場合はバス64のみを使用しマトリクススイッチ11には到来しないので、本通信装置全体の効率を低下させることができない。

#### 【0023】

【発明の効果】以上説明したように、本発明は、利用者の使用形態に合致した構成を経済的に構築することができ、かつマトリクススイッチの制御を利用して、通信開始ごとに適切な回線を選択したり、回線バックアップを行ったりすることができる優れた効果がある。また、L A Nのパケット専用のバスを有しているために他の通信に影響を与えることなく最高の効率でL A Nも含めた通信を行ふことができる利点がある。

## 【図面の簡単な説明】

【図1】本発明一実施例データ通信装置のブロック構成図。

【図2】本発明のデータ通信装置の端末インタフェースユニットのブロック構成図。

【図3】本発明のデータ通信装置の回線インタフェースユニットのブロック構成図。

【図4】本発明のデータ通信装置のマトリクススイッチのブロック構成図。

【図5】本発明のデータ通信装置のマトリクススイッチの動作を示すタイミングチャート。

【図6】本発明他の実施例データ通信装置のブロック構成図。

## 【符号の説明】

- 1 1 マトリクススイッチ
- 1 2 端末インタフェースユニット
- 1 3 回線インタフェースユニット
- 1 4 ~ 1 7、2 3 ~ 2 6、3 3 ~ 3 6、4 9 端子
- 1 8 端末

\* 1 9 制御部

2 1 ラインレシーバ

2 2 ラインドライバ

3 1 送信部

3 2 受信部

4 1 アンドゲート

4 2 シフトレジスタ

4 3 オアゲート

4 4 パルス発生器

4 5 フリップフロップ

4 6 入力端子

4 7 出力端子

4 8 カウンタ

4 9 制御入力端子

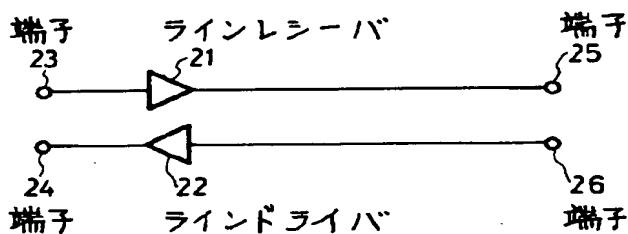
CLOCK クロック信号

F R A M フレーム信号

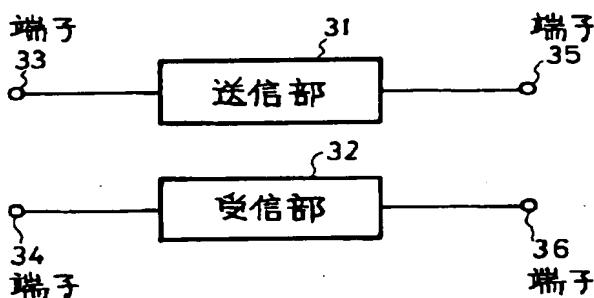
R E S E T リセット信号

T D - B U S 時分割多重バス

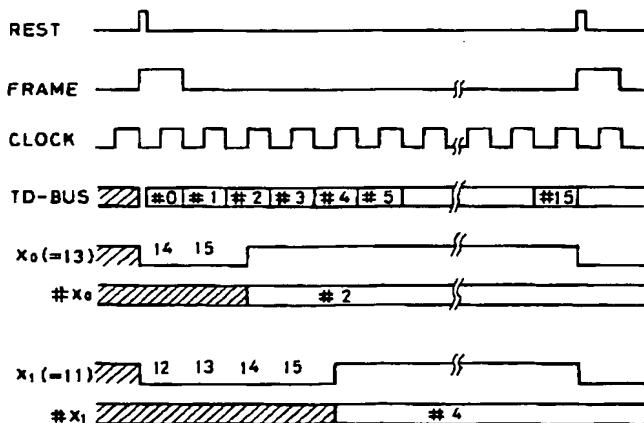
【図2】



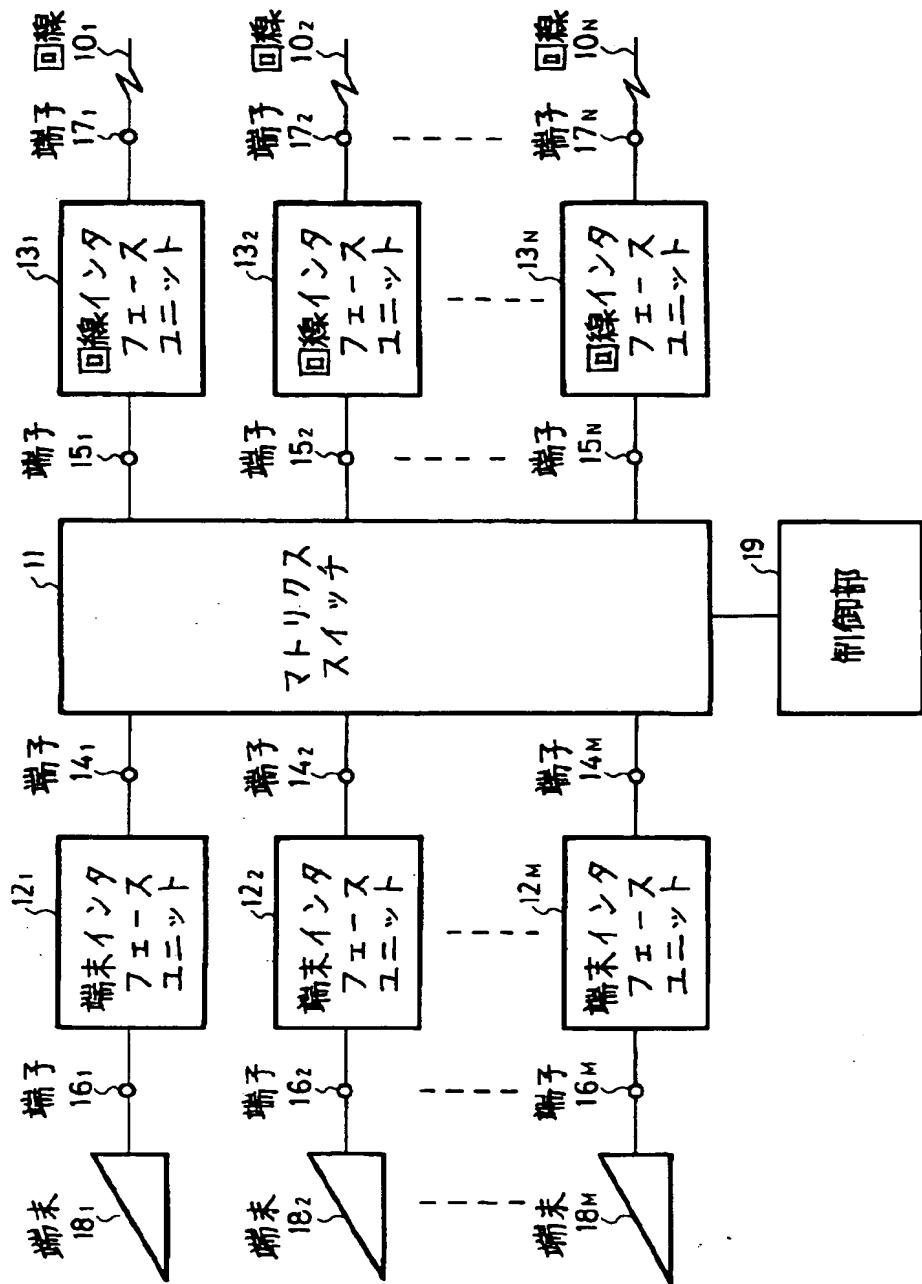
【図3】



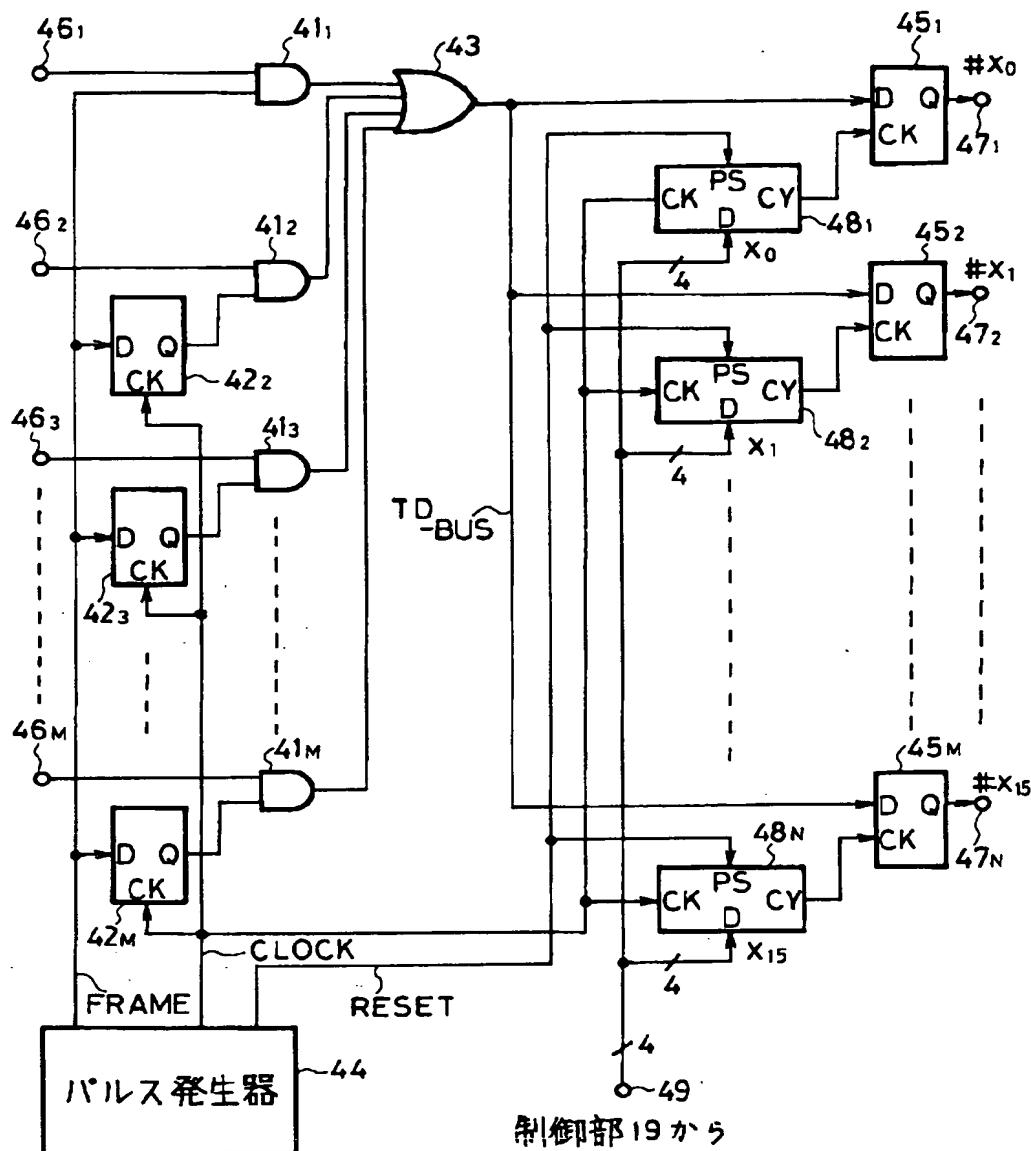
【図5】



【図1】



【図4】



【図6】

